

## Вопросы к зачету по курсу «ЭВМ и периферийные устройства»

1. Определение архитектуры и микроархитектуры компьютера. Архитектурные принципы компьютера фон Неймана.
2. Структурная схема компьютера фон Неймана. Порядок функционирования компьютера фон Неймана.
3. Узкие места архитектуры фон Неймана. Направления усовершенствования архитектуры фон Неймана.
4. Основные управляющие стратегии вычислений.
5. Понятие архитектуры набора команд (ISA – Instruction Set Architecture). Примеры классификаций ISA. Примеры конкретных ISA.
6. Формат команд процессора. Вопросы выбора формата команд.
7. Формат команд процессора. Способы адресации операндов.
8. CISC-архитектуры: предпосылки создания, отличительные особенности. Пример CISC-архитектуры. Способ исполнения CISC-команд в современных процессорах.
9. RISC-архитектуры: предпосылки создания, отличительные особенности. Пример RISC-архитектуры.
10. Сравнение особенностей CISC и RISC на примере архитектур x86 и ARM.
11. Техника конвейеризации в процессоре. Основные ступени конвейера. Основные характеристики конвейера.
12. Причины замедления работы процессорного конвейера. Способы их преодоления.
13. Техника переименования регистров. Её назначение. Примеры её реализации в различных архитектурах.
14. Техника предсказания переходов. Её назначение. Основные способы предсказания переходов. Примеры динамических предсказателей.
15. Техника предсказания переходов. Гибридный динамический предсказатель переходов: схема и принцип работы.
16. Схема процессорного конвейера с учётом средств преодоления задержек в его функционировании.
17. Уровни параллелизма в процессорах. Примеры реализации каждого уровня параллелизма. Требования к программам для использования соответствующих уровней параллелизма.
18. Архитектуры с параллелизмом на уровне данных. Основные виды и их отличительные особенности. Примеры конкретных реализаций.
19. Классификация микроархитектур с параллелизмом на уровне команд. Примеры из каждого класса.

20. Суперскалярные процессоры и VLIW-процессоры: основные характеристики и отличия. Примеры суперскалярных и VLIW-процессоров.
21. Микроархитектурные средства, используемые суперскалярными процессорами для увеличения производительности.
22. Структура суперскалярного процессора с переупорядочением команд. Принцип работы буфера переупорядочения. Пример процессора с переупорядочением команд.
23. Основные идеи VLIW-архитектур. Отличительные особенности VLIW-процессоров. Примеры VLIW-процессоров.
24. Средства повышения производительности в процессорах архитектуры Itanium.
25. Способы переименования регистров в архитектуре Itanium.
26. Техника программной конвейеризации цикла. Её поддержка в архитектуре Itanium.
27. Спекулятивная загрузка данных в суперскалярных и VLIW-архитектурах.
28. Программы с несколькими потоками исполнения. Процессы, нити и волокна.
29. Реализация многопоточного исполнения в процессорах. Программная и аппаратная многопоточность. Типы аппаратной многопоточности. Примеры процессоров.
30. Проблемы синхронизации многопоточных программ. Средства синхронизации.
31. Основные понятия организации памяти: адрес, ячейка, машинное слово, регистр, регистровый файл, команда, память, оперативная память.
32. Принцип локальности ссылок. Локальность по пространству и по времени. Влияние принципа локальности на организацию подсистемы памяти.
33. Иерархия памяти. Цели создания иерархии памяти. Требования к характеристикам уровней иерархии.
34. Типичная схема иерархии памяти. Типичные характеристики уровней иерархии.
35. Задача кэш-памяти. Организация кэш-памяти. Основные параметры кэш-памяти.
36. Задачи кэш-контроллера. Действия кэш-контроллера по запросам на чтение данных.
37. Задачи кэш-контроллера. Действия кэш-контроллера по запросам на запись данных.
38. Способы отображения данных из оперативной памяти в кэш-память. Плюсы и минусы каждого способа.
39. Устройство множественно-ассоциативного кэша. Алгоритм выбора ячейки кэш-памяти для загрузки заданного элемента данных.
40. Алгоритмы замещения кэш-строк.
41. Сравнение различных способов обращения к данным в памяти с точки зрения скорости.
42. Классификации видов кэш-памяти по различным критериям.

43. Проблема поддержания когерентности кэш-памяти. Её решение в современных микропроцессорах.
44. Виртуальная память: определение, предпосылки введения, основной принцип, решаемые задачи.
45. Способы организации виртуальной памяти, их сравнение.
46. Страничная организация виртуальной памяти. Преобразование виртуальных адресов в физические при страничной организации. Поддержка преобразования процессором.
47. Шины в ЭВМ, их назначение и основные характеристики. Синхронные и асинхронные шины.
48. Шинный интерфейс в компьютере. Виды шин по функциональному назначению.
49. Организация взаимодействия нескольких устройств на шине. Разделение на ведущие и ведомые устройства. Арбитраж шин и схемы арбитража.
50. Прерывания на шине. Применение прерываний в процессоре. Механизм обработки прерываний.